

Затверджую



Голова Приймальної комісії
Ректор

Анатолій МЕЛЬНИЧЕНКО

28.03.2025 р.

дата

Факультет електроніки

повна назва факультету/навчально-наукового інституту

ПРОГРАМА

фахового іспиту

для вступу на освітньо-професійну програму підготовки магістра
«Інформаційно-обчислювальні засоби радіоелектронних систем»

за спеціальністю

G5 Електроніка, електронні комунікації, приладобудування та радіотехніка

Програму ухвалено:

Вченою Радою факультету електроніки

Протокол № 03/2025 від 24 березня 2025 р.

Голова Вченої Ради

декан Сергій НАЙДА

ВСТУП

Прийом на підготовку освітнього ступеня «магістр» за освітньою програмою підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю G5 Електроніка, електронні комунікації, приладобудування та радіотехніка відбувається згідно Порядку прийому на навчання для здобуття вищої освіти в 2025 році.

Програма фахового іспиту передбачає перевірку набуття вступником компетентностей та результатів навчання, що визначені стандартом вищої освіти за спеціальністю 172 «Електронні комунікації та радіотехніка» для першого (бакалаврського) рівня вищої освіти.

Програма фахового іспиту для вступу на освітню програму підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю G5 Електроніка, електронні комунікації, приладобудування та радіотехніка визначає розділи, які винесені на фаховий іспит, перелік питань по кожному розділу, список рекомендованої літератури для самостійної підготовки вступників до фахового іспиту, методику оцінки виконання завдань фахового іспиту. Головним завданням програми є забезпечення можливості вступникам на навчання самостійно підготуватися до складання фахового іспиту.

На фаховий іспит для вступу на освітню програму підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю G5 Електроніка, електронні комунікації, приладобудування та радіотехніка винесено два розділи. Розділ 1 стосується питань інформатики, розділ 2 – питань автоматизації проєктування цифрових пристроїв.

Методика проведення фахового іспиту (ФІ)

Методика та технологія виконання і оцінювання ФІ наступні.

При призначенні аудиторій для проведення ФІ необхідно забезпечити кожного вступника окремим робочим місцем (за столом – один вступник).

ФІ проводиться за письмовою формою.

У час, зазначений у графіку, член атестаційної підкомісії роздає вступникам варіанти контрольних завдань ФІ та робочі аркуші, відповідає на можливі запитання вступників щодо змісту ФІ, вимог до їх виконання і критеріїв оцінки та фіксує час початку виконання роботи. На виконання завдань ФІ надається до 60 хвилин.

По мірі виконання робіт вступники здають члену атестаційної підкомісії виконані роботи і звільняють аудиторію. Член атестаційної підкомісії фіксує час закінчення виконання роботи.

Перевірка робіт вступників виконується членами атестаційної підкомісії в день проведення фахового іспиту. Оцінювання робіт виконується у відповідності з критеріями оцінки, наведеними у програмі нижче. Результати конкурсних заходів атестаційної комісії оголошують у наступний день після проведення відповідного іспиту.

Загальні вимоги до екзаменаційних завдань ФІ

Екзаменаційне завдання ФІ – це перелік формалізованих питань, вирішення яких потребує уміння застосовувати інтегровані знання програмного матеріалу дисципліни. Екзаменаційне завдання містить два питання (по одному з кожного розділу, які винесені на фаховий іспит).

Екзаменаційні завдання повинні:

- охоплювати весь програмний матеріал навчальної дисципліни;
- мати кількість варіантів на 3–5 більше ніж кількість вступників, які одночасно виконують ФІ (але не менше 30 варіантів);
- мати однакову структуру (за кількістю питань), бути рівнозначної складності, а трудомісткість відповідати відведеному часу контролю (60 хвилин);
- за можливості зводити до мінімуму непродуктивні витрати часу на допоміжні операції, проміжні розрахунки та інше;
- використовувати відомі вступникам терміни, назви, позначення.

Усі екзаменаційні завдання ФІ повинні мати професійне (фахове) спрямування і вимагати від вступників не тільки відтворення знань окремих тем і розділів, а і їх інтегрованого застосування. При виконанні ФІ вступники повинні продемонструвати як репродуктивні знання так і вміння використовувати набуті знання для вирішення практично спрямованих завдань.

ОСНОВНИЙ ВИКЛАД

Розділи, які винесені на фаховий іспит

Розділ 1

Внутрішня організація обчислювального компонента. Загальні поняття про його пам'ять. Системи числення і основні дії в них. Основи програмування на мові програмування C. Препроцесор. Компілятор.

Прості типи, розміри типів, декларації, класи пам'яті.

Вивідні типи (масив, вказівник). Оператори. Приведення типів, пріоритет операцій та порядок обчислень.

Інструкції та блоки. Конструкція if-else. Інструкція перемикач switch. Інструкція переходу goto. Цикли while, for, do-while.

Структура програми. Способи передачі параметрів. Повернення значення з функції. Області дії ідентифікаторів. Рекурсія та рекурсивні функції.

Одно-, дво- та багатомірні масиви. Вирази та арифметичні операції із вказівниками. Використання модифікатора const із вказівниками. Зв'язок між вказівниками та масивами. Масиви покажчиків. Покажчик на функцію. Динамічне виділення пам'яті.

Файли та потоки. Стандартні потоки. Зв'язок із консольним вводом-виводом. Функції вводу-виводу.

Математичні функції. Функції роботи зі строками та послідовністю байтів. Функції роботи з часом та датами. Аргументи командної строки.

Розділ 2

2.1. Методологія проектування цифрових пристроїв на мовах HDL

Цифрові пристрої. Розвиток методології проектування цифрових пристроїв.

Основні етапи проектування цифрових пристроїв. Мови проектування апаратури (HDL), призначення, розвиток, можливості. Моделювання. Призначення та основні способи моделювання.

Тестові файли (test - bench). Призначення. Особливості моделювання програми ModelSim.

2.2. Особливості мови Verilog (VHDL)

Мова Verilog (VHDL). Призначення та особливості. Поведінковий і структурний опис пристроїв.

Конструкція module мови Verilog (entity для мови VHDL). Порти - типи і оголошення.

Типи даних у мові Verilog (VHDL). Особливості різних типів даних.

Масиви у мові Verilog (VHDL) (елементи пам'яті). Оголошення параметрів. Присвоєння значень змінним.

Арифметичні оператори мови Verilog (VHDL). Оператори еквівалентності і порівняння .

Логічні оператори мови Verilog (VHDL). Оператори конкатенації і реплікації.

Процедурні блоки мови Verilog (VHDL). Список виклику процедурного блоку.

Призначення часових затримок у мові Verilog (VHDL).

Умовний оператор IF- ELSE. Оператор CASE.

Оператори циклу мови Verilog (VHDL).

Підпрограми в мові Verilog (task і function). Підпрограми в мові VHDL.

Вбудовані примітиви в мові Verilog (VHDL). Спосіб виклику. Примітиви, створювані користувачем.

Виклик і підключення компонентів у мові Verilog (VHDL).

Тестовий файл (test - bench) мовою Verilog (VHDL).

Системні функції мови Verilog (VHDL). Директиви компілятора.

Опис синхронних і асинхронних пристроїв на мові Verilog (VHDL).

Кінцеві автомати. Опис кінцевих автоматів на мові Verilog (VHDL).

ПРИКІНЦЕВІ ПОЛОЖЕННЯ

При виконанні екзаменаційних завдань ФІ заборонено використовувати будь-які допоміжні матеріали та електронні засоби (мобільні телефони, ноутбуки, планшети тощо).

Критерії оцінювання виконання екзаменаційних завдань ФІ.

Критерії оцінки виконання завдань наступні.

Номер завдання	Максимальний бал	Типові помилки	Знижка балів, до
1	50	1. Аналіз проведено досить повно, не враховані деякі особливості.	5
		2. Не зроблені деякі узагальнення.	10
		3. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів.	20
		4. Аналіз проведено досить поверхово. Не розкрито повністю питання.	50
2	50	1. Аналіз проведено досить повно, не враховані деякі особливості.	5
		2. Не зроблені деякі узагальнення.	10
		3. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів.	20
		4. Аналіз проведено досить поверхово. Не розкрито повністю питання.	50
Сума	100		

Максимальна кількість балів – 100.

Оскільки Порядок прийому на навчання для здобуття вищої освіти в 2024 році вимагає при обчисленні конкурсного балу застосувати шкалу оцінювання 100...200 балів (подібно до шкали оцінок ЄВІ), здійснюється перерахунок

оцінки рейтингової системи оцінювання в шкалу ЄВІ відповідно до наведеної нижче таблиці відповідності.

При отриманні незадовільної оцінки (рейтинговий бал менше 60) вступник виключається з конкурсного відбору.

Таблиця відповідності оцінок РСО (60...100 балів)
оцінкам 200-бальної шкали (100...200 балів)

шкала РСО	шкала 100...200	шкала РСО	шкала 100...200	шкала РСО	шкала 100...200	шкала РСО	шкала 100...200
60	100	70	140	80	160	90	180
61	105	71	142	81	162	91	182
62	110	72	144	82	164	92	184
63	115	73	146	83	166	93	186
64	120	74	148	84	168	94	188
65	125	75	150	85	170	95	190
66	128	76	152	86	172	96	192
67	131	77	154	87	174	97	194
68	134	78	156	88	176	98	196
69	137	79	158	89	178	99	198
						100	200

Приклад типового екзаменаційного завдання фахового іспиту

1. Що буде виведено на екран наступною програмою:

```
#include <stdio.h>
int main() {
    int a=2, b=4, c=67, d=10, z;
    z = (a>b)?(c-d):d;
    printf("%d\n", z);
    printf("%d\n", c+z);
    return 0;
    printf("%d\n", c);
}
```

2. Опишіть на мові Verilog (або VHDL) наступний пристрій.

Кінцевий автомат з чотирма станами і двома вхідними сигналами X1, X2. Умова переходу з стану 1 в стан 2 – X1 і X2 = «0». Умова переходу з стану 2 в стан 3 – X1 = «1». Умова переходу з стану 3 в стан 4 – X2 = «0». Умова переходу з стану 4 в стан 1 – X1 і X2 = «1». Вихідний сигнал кінцевого автомату – його попередній стан.

СПИСОК ЛІТЕРАТУРИ

По розділу 1

1. Браян В. Керніган, Деніс М. Річі Мова програмування C, друге видання (The C Programming Language). Переклад: Віталій Цибуляк. – Київ, 2012. – 232 с.

2. Шпак З.Я. Програмування мовою C. Навчальний посібник. Друге видання, доповнене. – Львів: Видавництво Львівської політехніки, 2011. – 436 с.

3. Вінник В.Ю. Алгоритмічні мови та основи програмування: мова C. – Житомир, ЖДТУ. – 2007. – 328 с.

По розділу 2

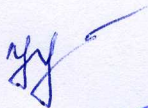
1. Лахно В.А., Гусев Б.С., Смолій В.В., Місюра М.Д., Касаткін Д.Ю. Технології проектування комп'ютерних систем (частина 1). – К.: НУБіП України, 2019. – 205 с.

2. Аврунін О.Г. Основи мови VHDL для проектування цифрових пристроїв на ПЛІС: навч. посібник / О.Г. Аврунін, Т.В. Носова, В.В. Семенець. – Харків: ХНУРЕ, 2018. – 196 с.

3. Мірошник М. А., Клименко Л.А., Корольова Я.Ю. Технології та автоматизація проектування цифрових пристроїв складних комп'ютерних систем на ПЛІС: Навч. посібник. – Харків: УкрДУЗТ, 2021. – 220 с.

РОЗРОБНИКИ ПРОГРАМИ:

Завідувач кафедри КЕОА
д.т.н., професор



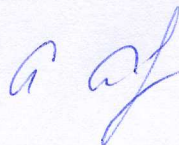
Олександр ЛИСЕНКО

Доцент кафедри КЕОА
к.т.н., доцент



Денис ЛЕБЕДЕВ

Ст. викладач кафедри КЕОА



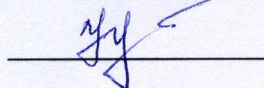
Олександр АНТОНЮК

Програму рекомендовано:

кафедрою конструювання електронно-обчислювальної апаратури

Протокол № 5 від «12» березня 2025 р.

Зав. кафедри



Олександр ЛИСЕНКО